

金属配線パターン直接描画法の開発 ～低環境負荷なプリント基板用マスクレス金属配線パターン作製技術の開発～

電子情報科 主任研究員 田中博樹

電子機器の高速化、高性能化、開発周期の短期化、低価格化にともなって回路試作の頻度が増え、生産形態も多品種少量生産が増えてきている。このとき、通常のマスキングパターンを用いた手法ではマスクの作製にかかるコストが割高となるため、マスクレスでパターンを形成することが望まれる。また最近では、環境問題への意識が高まっており、製造現場から排出される環境汚染物質の低減が求められている。本研究は、金属部分と樹脂部分から成る加工基材に対して、それぞれに異なるレーザー加工を施し、レーザー加工による基材の変化を利用して、必要な金属配線パターンを、薬液による処理を必要とせずにマスクレスで基板上に形成する技術の開発を目的としている。本年度は、金属部分として厚さ18 μm の銅箔を、樹脂部分として熱硬化性樹脂を用いて、レーザー照射実験を行なった。その結果、金属部分にフルエンス8J/cm²でレーザーを2回照射し、樹脂部分にフルエンス5J/cm²でレーザーの走査方向を変えて2回照射したところ所望の変化が得られ、線幅250 μm のテストパターンを作製することに成功した。

1. 緒言

近年、電子機器の高速化、高性能化、開発周期の短期化、低価格化にともなって回路試作の頻度が増えている。また、顧客ニーズ多様化への対応のため、多品種を少量生産するケースが増えている。しかし、プリント基板の配線パターン作製において、試作や多品種少量生産のように回路パターンを頻繁に変更する必要がある場合には、通常のマスキングパターンを用いた手法^[1]ではマスクの作製コストが割高となるため、マスクレスでパターンを形成することが望まれる。また最近では、環境問題への意識が高まっており、製造現場から排出される環境汚染物質の低減が求められている。

マスクレスでパターンを形成する手法としては、レーザー露光がある^[2]。この手法では、フォトレジスト(感光性表面保護材)を塗布した金属箔に対して、レーザー光を走査しながら照射することで、任意のパターンを露光する。非常に精密なパターンの形成が可能であるが、露光後は薬液による処理(現像、エッチングなど)が必要である。また、装置のインシヤルコストも高い。薬液による処理が不要なものとしては、金属箔をミリングカッターで削る手法がある。この手法の場合、不要な部分を全て削るのは手間がかかるため、通常は配線の縁を削ることで周辺と絶縁させることが多い。しかしながら、周辺部に不要な金属箔が残っていると、配線との間に寄生容量が発生するといった問題がある。また、精密なパターンを形成するには、非常に細かいミリングカッターを使用することになり、破損を

避けるために加工速度が犠牲となることがある。さらに、フレキシブル基板のように柔軟性のあるものに対する加工は難易度が上がる。一方で、装置のインシヤルコストは安い。この他にも、金属ペーストを用いてインクジェットによって回路パターンを形成する手法もある。この手法には、銅ペーストの酸化、基板との密着性、導電性、高アスペクト化などの課題があり、盛んに研究開発が進められている。

本研究では、レーザー加工技術を応用して、1)薬液による処理を必要とせず、2)様々な基板に適用可能であり、3)基板に不要な金属箔を残さず、4)迅速かつ精密に、マスクレスで配線パターンを形成する技術の開発を目的としている。本年度は、加工基材の構成材料および調製工程の再検討、ならびに目標とする線幅250 μm のテストパターンの作製を行なったので報告する。

2. 実験方法

2.1 加工基材

レーザー加工の対象となる基材を構成する材料について再検討を行なった。金属箔の材質は、配線として最も一般的な銅であることは昨年度と変わらないが、より低コストで材料調達が可能ないように電解銅箔を用いることにした。今回の実験で用いた銅箔の厚みは18 μm であり、一般的なプリント基板によく用いられる厚みである。なお、昨年度の実験で使用した銅箔の表面は特に処理をしていなかったが、今回は銅箔の片面を均

一に粗化する処理を施している。これにより、銅箔と基板との密着性が増し、引き剥がし強度が向上することが期待される。基板は昨年度と同様のガラエポ(ガラス繊維強化エポキシ)を用いた。一方で、銅箔と基板の張り合わせに用いる熱硬化性樹脂の厚みは昨年度よりも薄くして25 μ mとした。これにより、銅箔の加工性の向上や不要な樹脂の除去が容易になることが期待される。

次に、加工基材の調製方法については、基本的な工程は昨年度と変わらない。ただし、材料を圧着する際の圧力を昨年度の2倍に増やしている。これは、レーザー光を照射した際の熱や衝撃に起因する材料の剥離を起りにくくするための措置である。

2.2 加工パラメータ

レーザー光の銅箔への吸収は、レーザー光の波長が短いほど高くなるため、短波長レーザーを用いると加工が容易になる。一方で、高出力の短波長レーザーは高コストである。そこで、本研究では、近赤外の波長のレーザー加工機(パナソニック電気サンクス LP-Z250)を用いている。同加工機で設定可能な主なパラメータは、平均パワー、パルス周期、パルス幅、集光径、走査速度である。実験では、これらのパラメータを調整しながら、所望の加工状態が得られる条件を探索した。なお、パルス発振のレーザーによる加工の場合、レーザーの照射強度をフルエンスと呼ばれる物理量で表すことが出来る。フルエンスとは、パルス当たりのレーザーエネルギーを照射面積で除したものである。また、パルス当たりのレーザーエネルギーは、平均パワーとパルス周期の積に等しい。

2.3 加工装置

加工装置の外観を図1に示す。走査光学系を内蔵したレーザーヘッドを金属製の容器の上部に設置している。実験では、容器前面の扉を開放し、容器内の所定の位置に加工基材を設置する(図2参照)。設置場所近傍には吸気口があり、レーザー加工中に発生するヒューム等を吸煙装置により除去する。加工中は、ヒューム等が容器外へ漏れないように前面扉を閉じるが、窓から内部の観察が可能である。窓材は直視すると有害なレーザー散乱光を遮蔽する素材でできている。また、今回の実験には使用していないが、ガス導入口も用意しており、この先に適当なノズルを付加することで、レーザー照射エリアへの不活性ガス等の吹きつけにも対応可能である。



図1 加工装置外観

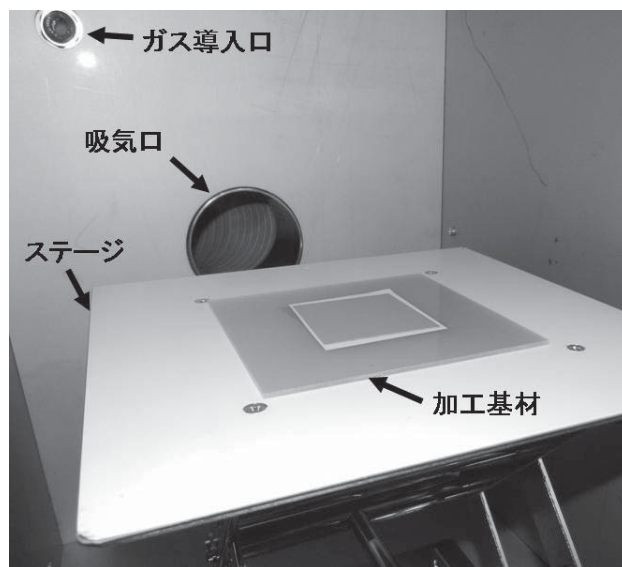


図2 加工基材設置場所

3. 結果と考察

昨年度までに、提案する手法に基づいて線幅1mmのテストパターンを作製することに成功した。本年度は、テストパターンの線幅の微細化に着手した。まず、昨年度と同じ条件で加工を行なったが、より微細なパターンを作成しようとする、銅箔への加工不良箇所が増加した。段階的にレーザーフルエンスを引き上げる実験も行なったが、銅箔の加工不良がなくなるレーザー

フルエンスでは、樹脂材の炭化が顕著になってしまった。そこで、前述したとおり、樹脂材を薄くすることにした。結果としては、目標とする線幅 $250\mu\text{m}$ の 패턴の作製時においても、レーザフルエンスは昨年度よりも若干低い $8\text{J}/\text{cm}^2$ で2回照射をすることにより銅箔に対して十分な加工が可能となった。

つぎに、樹脂材へのレーザの照射だが、やはり 패턴の微細化に伴い、変性が十分でない箇所が見受けられるようになった。各種の加工パラメータを変えながら実験を行なった結果、レーザフルエンスは昨年度よりもかなり低い $5\text{J}/\text{cm}^2$ とし、さらに走査速度 $3\text{m}/\text{s}$ で走査方向を変えて2回照射した場合に、最も均一に樹脂材を変性させることができた。

上記の条件でガラエポ基板上に作製したテスト图案の一部を図3に示す。テスト图案は線幅が 1mm 、 $500\mu\text{m}$ 、 $250\mu\text{m}$ のものを同時に多数作製している。図4には、線幅 $250\mu\text{m}$ の图案を拡大して示している。同図から、均一な線幅でエッジ部が非常にシャープな图案が作製できていることがわかる。また、実際の回路图案を模擬して作製したサンプルを図5に示す。このように、多様な形状で複雑に構成されている图案であっても問題なく作製することができた。

4. 結 言

提案する手法に基づき、レーザ加工条件を探索し、目標とする線幅 $250\mu\text{m}$ のテスト图案を作製することに成功した。今後は、作製した图案について、抵抗率などの電気的特性や、引き剥がし強度などの物理的特性の評価を行う。その後、実用化に向けて、作製時の工程を自動化に適するよう見直しを行う。また、高機能化の側面では、より微細な图案を作製できるようにするというチャレンジがある。これについても、今年度はまだ試行できていない各種ガスを吹きつけての加工などを行い、图案の微細化を行いたい。

参考文献

- [1] 英一太：プリント配線板の製造技術，(株)シーエムシー（2001）
- [2] 高木清：よくわかるプリント配線板のできるまで—第2版—（2008）

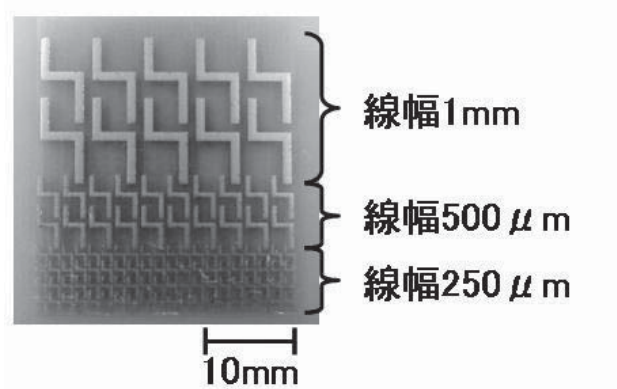


図3 線幅 1mm 、 $500\mu\text{m}$ 、 $250\mu\text{m}$ のテスト图案

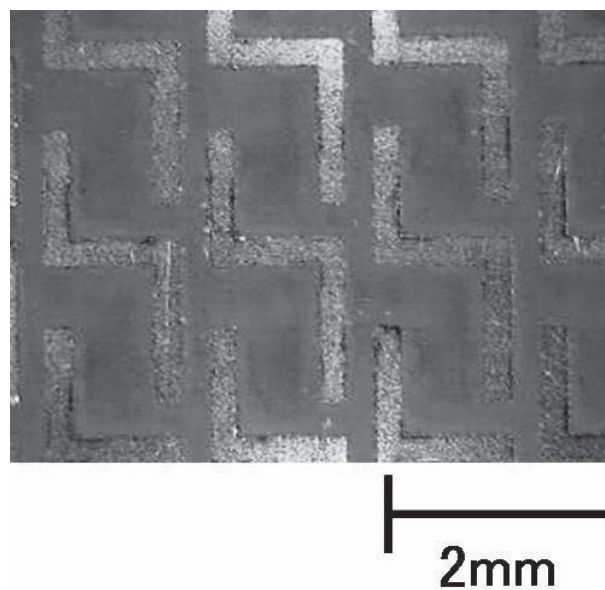


図4 線幅 $250\mu\text{m}$ のテスト图案の拡大写真

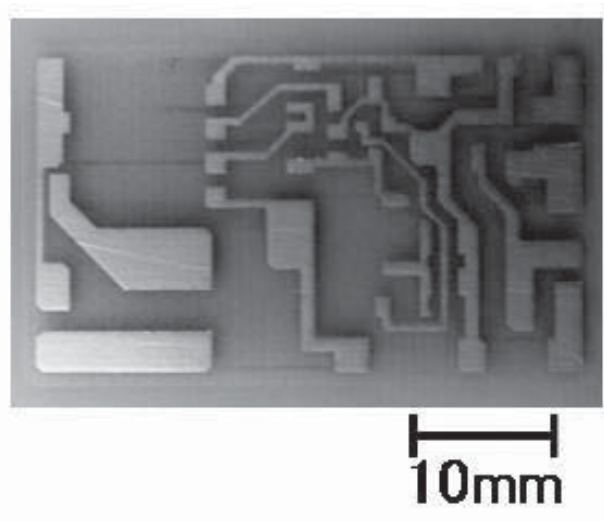


図5 試作した回路图案

